

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 63-029871

(43)Date of publication of application : 08.02.1988

(51)Int.Cl.

G06F 13/42

G06F 13/38

H04L 13/00

(21)Application number : 61-174822

(71)Applicant : SHARP CORP

(22)Date of filing : 24.07.1986

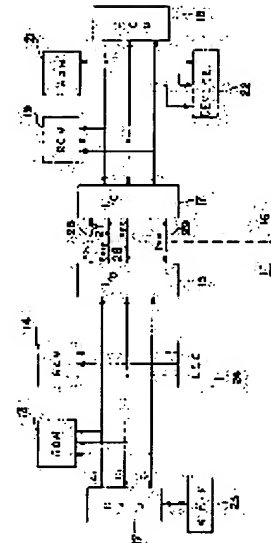
(72)Inventor : YOSHIDA HIDETAKA

(54) INTERFACE CIRCUIT CONTROL SYSTEM FOR BIDIRECTIONAL DATA TRANSFER

(57)Abstract:

PURPOSE: To attain bidirectional data transfer by the number of signals of a unidirectional data transfer by using a signal transmitting line to be used in a unidirectional data transfer hand shaking system from a computer main body to its peripheral device for the bidirectional data transfer as it is.

CONSTITUTION: A CPU 12 in a pocket computer 11 executes various control processing based on a supplied program. A ROM 13 in the pocket computer 11 stores a system control program such as a system program or character pattern data. A RAM 14 stores a user program, a arithmetic data, communication data, and so on. In interface circuit 15 on the pocket computer 11 side outputs various signals in accordance with a control instruction outputted from a CPU 12 and execute bidirectional data transfer to/from an interface circuit 17 in a device 16 connected to the pocket computer 11. A controller 18 in the device 16 accesses the ROM 19 by a command and controls the device 16 in accordance with a program stored in the ROM 19.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑪ 公開特許公報(A)

昭63-29871

⑫ Int. Cl.

識別記号

庁内整理番号

⑬ 公開 昭和63年(1988)2月8日

G 06 F 13/42

3 1 0

7165-5B

13/38

3 2 0

Z-7165-5B

H 04 L 13/00

3 0 7

Z-7240-5K

審査請求 未請求 発明の数 1 (全10頁)

⑭ 発明の名称 双方向性データ転送インタフェース回路制御方式

⑮ 特 願 昭61-174822

⑯ 出 願 昭61(1986)7月24日

⑰ 発 明 者 吉 田 英 隆 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社
内

⑱ 出 願 人 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号

⑲ 代 理 人 弁理士 青 山 保 外2名

明 細 書

1. 発明の名称

双方向性データ転送インタフェース回路制御方式

2. 特許請求の範囲

(1) コンピュータ本体側の入出力インタフェース回路とこのコンピュータ本体に接続される周辺装置の入出力インタフェース回路とが、

コンピュータ本体の中央演算処理装置がデータ出力状態であることを示すBUSY信号を上記コンピュータ本体から周辺装置側に伝送するBUSY信号ラインと、

上記BUSY信号を受けた周辺装置が上記中央演算処理装置からのデータの取込みが可能であることを示すACK信号を周辺装置からコンピュータ本体側に伝送するACK信号ラインと、

上記コンピュータ本体とその周辺装置との間でデータの授受を行なう双方向性のデータ伝送ラインとにより相互に接続されてなり、

上記コンピュータ本体から周辺装置へのデータ伝送は、

上記コンピュータ本体の中央演算処理装置がデータ出力状態となると上記BUSY信号を周辺装置に出力し、

上記BUSY信号を受けた周辺装置が上記ACK信号をコンピュータ本体に出力し、

上記データの取込み完了後、BUSY信号の出力を停止させてデータの出力を停止させることにより行なわれ、

上記周辺装置からコンピュータ本体へのデータ伝送は、

周辺装置がデータ出力状態になるとACK信号を出力し、

ACK信号を受けるとコンピュータ本体がBUSY信号を出力して周辺装置からのデータを取り込み、

周辺装置からのデータ取込み完了後、ACK信号の出力を停止させることにより行なわれるようにしたことを特徴とする双方向性データ転送イン

タフェイス回路制御方式。

3. 発明の詳細な説明

(産業上の利用分野)

本発明はポケットコンピュータ等に使用されている一方向性データ転送インタフェイス回路と互換性を持たせた双方向性データ転送インタフェイス回路制御方式に関する。

(従来技術とその問題点)

一般に、ポケットコンピュータからそれに接続されるプリンタへのデータ転送には、ビット単位でシリアルにデータのやり取りをするシリアルハンドシェイク方式により行なわれている。

従来より、ポケットコンピュータに使用されているシリアルハンドシェイク方式では、第11図に示すように、ポケットコンピュータ側のインタフェイス回路1とそのプリンタ側のインタフェイス回路2とが、次に述べるBUSY信号ライン3と、ACK信号ライン4と、データ(Data)伝送ライン5とにより相互に接続される。上記BUSY信号ライン3は、ポケットコンピュータの中央

演算処理装置(以下、CPUと略記する。)がデータ出力状態であることを示すBUSY信号を上記ポケットコンピュータ側からプリンタ側に伝送する。また、上記ACK信号ライン4は、上記BUSY信号を受けたプリンタが上記CPUからのデータの取込みが可能であることを示すACK信号をプリンタ側からポケットコンピュータ側に伝送する。さらに、上記データ伝送ライン5は、ポケットコンピュータ側からプリンタ側にデータD₁、D₂を伝送する。

上記ポケットコンピュータ側のインタフェイス回路1とプリンタ側のインタフェイス回路2との間における一方向性データ転送シリアルハンドシェイクは、第12図にその動作タイミングを示すように、

- ① CPUがデータ出力状態になるとBUSY信号を出す。
- ② BUSY信号を受けたインタフェイス回路2はデータの取り込み可能であるACK信号を出しデータを取り込む。

③ 取り込み完了終了後BUSY信号を"Low"にしてデータ信号の出力を停止させる。

この①～③のステップをくり返すことで、一方向性のデータ転送を行なう。

このシリアルハンドシェイク方式は一方向性であり、プリンタ等の出力デバイスにしか接続することができない。従って、データレコーダなどの双方向性デバイスを接続するためには、別の双方向性インタフェイス回路を設ける必要がある。

第13図はこのような双方向性インタフェイス方式を示すものであり、ポケットコンピュータ側のインタフェイス回路1とデータレコーダ側のインタフェイス回路2とは、上記と同じBUSY信号ライン3、ACK信号ライン4、データ伝送ライン5により相互に接続されるとともに、これらの各信号ラインと信号の伝送方向が逆のいす一組のBUSY信号ライン3'、ACK信号ライン4'、データ伝送ライン5'により相互に接続される。

この方式を使用することにより、データレコー

ダ等の双方向性のデバイスが接続できるようになる。しかし、この方式では、従来より使用されているインタフェイス方式と信号線等が異なるため、従来より使用して来たデバイスを接続することが出来ないという問題があった。

そこで、従来のインタフェイスと双方向性インタフェイスとを2つ設けることが考えられるが、2種類のインタフェイスを設けると、コネクタ部が多く複雑になるばかりでなく、接続するデバイスに応じてコネクタ部を要する必要があり、使いにくくなる。また、小形化の点からも具合が悪かった。

本発明の目的は、一方向性データ転送ハンドシェイクに使用される信号伝送ラインを使用して双方向性データ転送を行なうようにした双方向性データ転送インタフェイス回路制御方式を提供することである。

(問題点を解決するための手段)

このため本発明は、コンピュータ本体例の入出力インタフェイス回路とこのコンピュータ本体に接続される周辺装置の入出力インタフェイス回路

とが、

コンピュータ本体の中央演算処理装置がデータ出力状態であることを示すBUSY信号を上記コンピュータ本体から周辺装置側に伝送するBUSY信号ラインと、

上記BUSY信号を受けた周辺装置が上記中央演算処理装置からのデータの取込みが可能であることを示すACK信号を周辺装置からコンピュータ本体側に伝送するACK信号ラインと、

上記コンピュータ本体とその周辺装置との間でデータの授受を行なう双方向性のデータ伝送ラインと

により相互に接続されてなり、

上記コンピュータ本体から周辺装置へのデータ伝送は、

上記コンピュータ本体の中央演算処理装置がデータ出力状態となると上記BUSY信号を周辺装置に出力し、

上記BUSY信号を受けた周辺装置が上記ACK信号をコンピュータ本体に出力し、

④ 周辺装置がデータ出力状態になるとACK信号を出す。

⑤ ACK信号を受けたCPUは、データの受け入れ可能であるBUSY信号を出しデータを取り込む。

⑥ 取り込み完了後、ACK信号を"Low"にして、データ信号の出力を停止させる。

この④～⑥をくり返すことで周辺装置側からデータが取り込まれる。

このように、CPUと周辺装置間のプロトコルにより①～③のくり返しおよび④～⑥のくり返しにより、双方向性データ伝送が可能となる。

この④～⑥のくり返しには、コンピュータ本体側に入力ポートと制御回路を追加することで可能となる。

(実施例)

以下、添付の図面を参照して本発明の実施例を説明する。

ポケットコンピュータとそれに接続して使用されるデータレコーダ等のデバイスとの間の双方向

上記データの取込み完了後、BUSY信号の出力を停止させてデータの出力を停止させることにより行なわれ、

上記周辺装置からコンピュータ本体へのデータ伝送は、

周辺装置がデータ出力状態になるとACK信号を出力し、

ACK信号を受けるとコンピュータ本体がBUSY信号を出力して周辺装置からのデータを取り込み、

周辺装置からのデータ取込み完了後、ACK信号の出力を停止させることにより行なわれるようにしたことを特徴としている。

(作用)

本発明において、コンピュータ本体側からその周辺装置へのデータ伝送は、第12図において説明した①～③のステップによる従来の一方向性データ伝送ハンドシェイク方式により行なう。また、上記周辺装置側からコンピュータ本体側へは、第16図に示すように、

性データ伝送に本発明を適用した実施例を第1図に示す。

第1図において、ポケットコンピュータ11のCPU12は、与えられたプログラムにより各種制御動作を行なう。このポケットコンピュータ11のROM13は、システムプログラムなどのシステム制御プログラムやキャラクタパターンデータ等を記憶している。また、RAM14はユーザプログラム、演算データ、変数データ等を記憶している。ポケットコンピュータ11側のインタフェース回路15は、CPU12からの制御命令に従って各種信号を出力し、次に述べるポケットコンピュータ11に接続されるデバイス16側のインタフェース回路17との間で双方向性のデータの伝送を行なう。

デバイス16側のコントローラ(以下DCUと略記する。)18はCPU12よりインタフェース回路15、17を通して受けたコマンドにより、後述するROM19をアクセスし、ROM19に記憶されているプログラムに従ってデバイス16

の制御を行なう。上記ROM19はCPU12より送られてくるコマンドに対応した処理プログラムを記憶している。RAM21は通信データやDCU18の処理データ等を記憶する。双方向性デバイス(本実施例ではディスク)22は、DCU18により制御され、データやプログラム等の記憶保存を行なう。

なお、23はポケットコンピュータ11側に配置されているキーボードで、ユーザからの入力データ、コマンドをCPU12に伝える。24はディスプレイユニットで、データ等の表示を行ないユーザに見えるようにする。

上記ポケットコンピュータ11側のインタフェース回路15と、デバイス16側のインタフェース回路17とは、次に説明するXout 信号ライン26と、BUSY信号ライン27と、ACK信号ライン28と、双方向性のデータ伝送ライン29とにより相互に接続される。

上記Xout 信号ライン26は、ポケットコンピュータ11がそれに接続された複数のデバイスのう

ち、指定されたデバイス16をアクセスする前に、デバイス16の指定を行なうことを示すXout 信号をインタフェース回路16からインタフェース回路17に伝送する。

一方、上記BUSY信号ライン27は、CPU12がデータ出力状態であることを示すBUSY信号をインタフェース回路15からインタフェース回路17に伝送する。

また、上記ACK信号ライン28は、上記BUSY信号を受けたデバイス16がCPU12からのデータの取込みが可能であることを示すACK信号を、上記とは逆に、インタフェース回路17からインタフェース回路15に伝送する。

さらに、上記データ伝送ライン29は、ポケットコンピュータ11とデバイス16との間でやり取りされるデータ(1B, 1B)を伝送する。

なお、上記データ伝送ライン29を双方向性とするため、ポケットコンピュータ11のインタフェース回路15にはデータ入力端子20を設けるとともに、第2図に示すように、グイオードD₁、

D₂、トランジスタT₁、T₂、および抵抗R₁、R₂、R₃からなる制御回路31を設けてある。この制御回路31のトランジスタT₁、T₂は、インタフェース回路17からACK信号が入力するとオンし、デバイス16のインタフェース回路17側からポケットコンピュータ11のインタフェース側にデータ(1B)を伝送する。

この場合、上記データ1Bの伝送中は、ACK信号は"High"となっており、上記のように、トランジスタT₁、T₂はオンしている。

これに対し、ポケットコンピュータ11側からデバイス16側にデータ(1B)が伝送される場合は、デバイス16側のコントローラ18は上記ACK信号を出力した後、ポケットコンピュータ側から上記データ(1B)が入力する前に、上記ACK信号を"Low"として、上記トランジスタT₁、T₂をオフとする。

第1図のポケットコンピュータ11は、プログラム実行中などにデバイス16のリードまたはライト命令が与えられると第3図のフローチャート

の各ステップを実行し、複数のデバイスから希望のデバイス16を指定する。DCU18はデバイスコードにより、そのデバイス16が指定されたか否かを判別し、指定されていればアクティブ状態となる。

そして、第4図のフローチャートにて、CPU12はデバイス16にデータのリードもしくはライトのコマンドを出力する。

ライト命令の場合、ポケットコンピュータ11はコマンド送出後、続いてデータを送出する。デバイス16はデータを受信する。この処理は第5図に示すフローチャートにより送られる。

リード命令の場合、ポケットコンピュータ11はコマンド送出後、受信状態になり、データの受信を行なう。デバイス16はコマンドを受信すると感応状態になりデータを送信する。この処理は第6図に示すフローチャートにより行なわれる。

なお、本実施例において、デバイスコードを送る時はシリアルデータで送っている。これはデバイスとして接続されるものの中にプリンタがあり、

このプリンタは転送速度が遅く、端子数の少ないシリアル転送方法が一般的に使用されており、プリンタ接続する場合は、シリアルインタフェースとして扱い、デバイスコードを送る場合も同様にシリアルインタフェースとして作用させる必要があるためである。

次に、第1図において、ポケットコンピュータ11とそれに接続されるデバイス16との双方向データ転送について、第3図ないし第6図のフローチャートおよび第8図ないし第10図のタイミングチャートを参照して説明する。

〔デバイスの指定処理〕

ポケットコンピュータ11は、それに接続されたデバイス16をアクセスする前に、第3図に示すフローチャートの各ステップを実行し、デバイスの指定処理を実行する。このデバイスの指定処理のタイミングチャートは第7図に示されている。

このデバイスの指定処理時、ポケットコンピュータ11は、第3図に示すように、ステップ101にて、デバイスの指定を行なうことを示すXout

より指定したデバイス16が接続されているか認識でき、DCU18は、自分が指定されたことを認識し、アクティブ状態となる。

〔コマンドの検定〕

上記のように、DCU18がアクティブ状態となると、CPU12は、第4図に示すように、デバイス16にデータのリードもしくはライトのコマンドを出力する。

CPU12がステップ112にて、ライトのコマンドを送信すると、DCU18は、ステップ212にてこのコマンドを受信し、ステップ213にて、このコマンドがライトであると判定し、ステップ214にてデータを受信する。このとき、CPU12側では、ステップ113からステップ114を実行し、データを送信する。

一方、CPU12がステップ112にて、リードのコマンドを送信すると、DCU18は、ステップ212、213からステップ215を実行し、データを送信する。このときCPU12側では、ステップ113、115を実行し、データを受信する。

1信号を"H"にする。各デバイスはそれを受けて、ステップ201、202を実行し、ACK信号を"H"にする。ポケットコンピュータ11はACK信号が"H"にならない場合はDCU18が接続されていないものと見なす(ステップ102、111)。

ステップ102にて、ACK信号が"H"になると、CPU12はステップ103～108を実行し、各デバイスにより異なるコード、デバイスコード(8ビット)をシリアルに出力し、DCU18は、ステップ203ないし207を実行し、これを受け取る。デバイスコードを送り終ると、CPU12はXoutを"L"にして、DCU18のACK信号を見る(ステップ109、110)。

一方、デバイスコードの送信中、DCU18は、ステップ208ないし207からさらに208ないし211を実行し、送られてきたデバイスコードが自分自身のコードか否かを判別し、そうであればACK信号を"H"にしそうでなければACK信号を"L"にする。

ポケットコンピュータ11はこのACK信号に

〔ポケットコンピュータよりのデータ転送〕

ポケットコンピュータ11よりのデータ転送は、第5図に示すフローチャートのステップ118ないし120およびステップ218ないし220を実行することにより行なわれる。このポケットコンピュータ11よりのデータ転送処理のタイミングチャートは第8図に図示されている。

ポケットコンピュータ11は、ステップ116にて転送すべきデータをデータ転送ライン29に出力し、BUSY信号を"H"にする。デバイス16はBUSY信号を受けてステップ216からステップ217を実行し、データを取り込み、ACK信号を"H"にする。このACK信号が一定時間経過しても"H"にならない場合、ポケットコンピュータ11のCPU12はエラーとして処理を行なう(ステップ117、118)。

ACK信号が"H"になると、ステップ119にてBUSY信号を"L"に戻し、ステップ120にて転送が終了か否かを判断し、終了でなければ最初に戻る。一方、デバイス16は、ACK信号を"L"

にもどして転送が終りでなければ最初にもどる(ステップ213, 219, 220)。

この実施例では、データは4ビットパラレルで送っている。このため1バイト(8ビット)のデータを送るためには第5図の処理で2回ループすることになる。

データの転送が終りの時はループより出て転送処理を終る。従来はシリアルで転送されており制御情報の伝送を行っていた線をデータ信号ラインとすることにより4ビットパラレルの信号が伝送できる。

〔デバイスよりのデータ転送〕

デバイス16側よりのデータ転送は、第6図に示すフローチャートの各ステップを実行することにより行なわれる。このデバイス16よりのデータ転送処理のタイミングチャートは第9図に示されている。

デバイス16はポケットコンピュータ11より「データ送信せよ」というコマンドを受け取った時のみデータをポケットコンピュータ11に送り出

ればステップ125にて処理をぬける。終りでなければ、ステップ121に戻り、ACK信号が「H」になるのをまち次のデータを取り込む。

〔発明の効果〕

本発明によれば、コンピュータ本体からその周辺装置への一方向性データ転送ハンドシェイク方式において使用される信号線がそのまま双方向性データ転送に使用されるので、データ転送信号を双方向性では、一方向性の2本の信号が必要となるを一方向性の信号線で双方向性に行うことが可能となる。

4. 図面の簡単な説明

第1図は本発明に係る双方向性データ転送インタフェース回路制御方式の一実施例のブロック図、

第2図は第1図の要部の詳細を示すブロック図、

第3図、第4図、第5図および第6図は第1図の実施例の動作を示すフローチャート、

第7図、第8図および第9図は先々第1図の実施例の動作を示すタイミングチャート、

第10図は本発明の周辺装置からコンピュータ

することができる。

データを出力するに当り、デバイス16は、ステップ221にてACK信号を「H」にしてデータを出力する。ポケットコンピュータ11側ではACK信号が一定時間たっても「H」にならないときはエラーとして処理を行なう(ステップ121, 126)。

ACK信号が「H」になるとポケットコンピュータ11は、ステップ122にてデータを取り込み、BUSY信号を「H」にする。デバイス16側ではBUSY信号が「H」になるとACK信号を「L」に戻し、データの転送が終りか否かを判別し、終りであれば処理をぬける(ステップ222, 223, 224)。データの転送が終りでなければステップ221に戻り、次のデータを出力し、ACK信号を「H」にする。

一方、ポケットコンピュータ11側では、ステップ123にて、ACK信号が「Low」であるか否かを判定し、「Low」であれば、ステップ124にてBUSY信号を「L」に戻し、データ転送終りであ

る本体側へのデータの転送時の作用を説明するためのタイミングチャート、

第11図は従来の一方向性データ転送方式の説明図、

第12図は第11図の一方向性データ転送方式による信号伝達のタイミングチャート、

第13図は従来の双方向性データ転送方式の説明図である。

- 12…CPU、15, 17…インタフェース回路、
- 16…デバイス、18…コントローラ(DCU)、
- 20…データ入力端子、
- 27…BUSY信号ライン、
- 28…ACK信号ライン、
- 29…データ伝送ライン、31…制御回路。

特許出願人 ショープ株式会社

代理人 弁護士 青山 藤 ほか2名

図 1

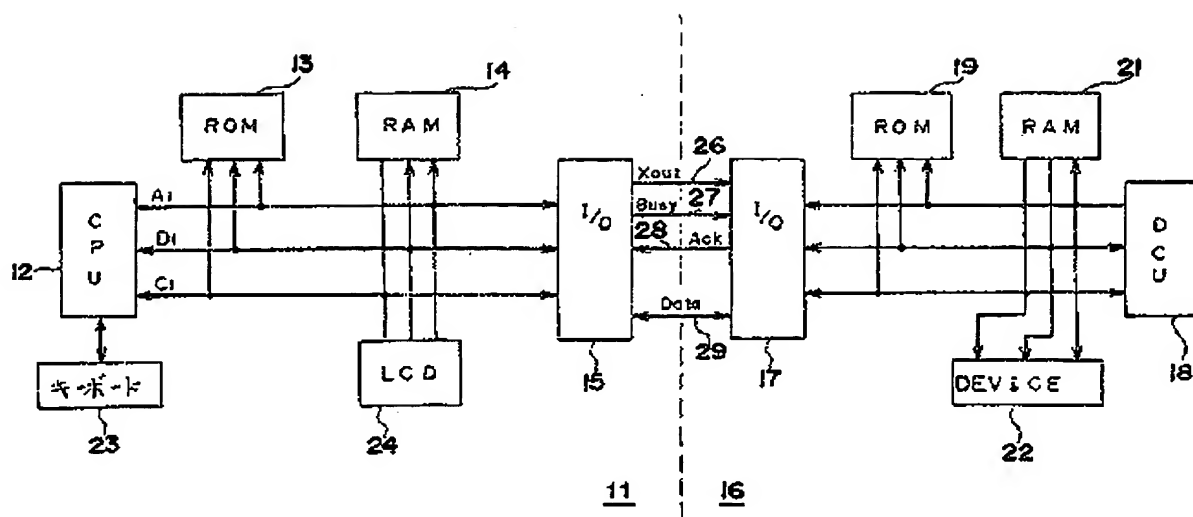
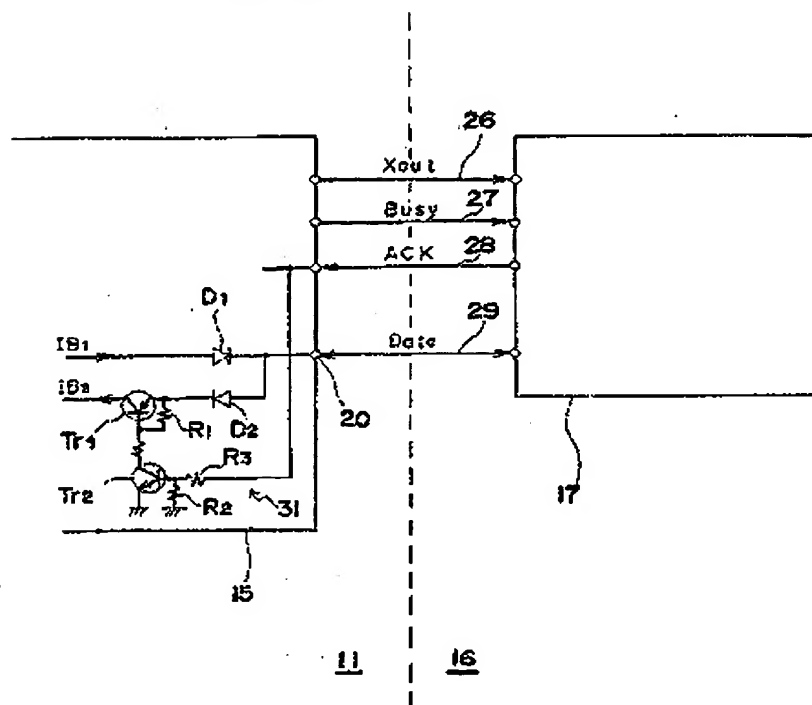
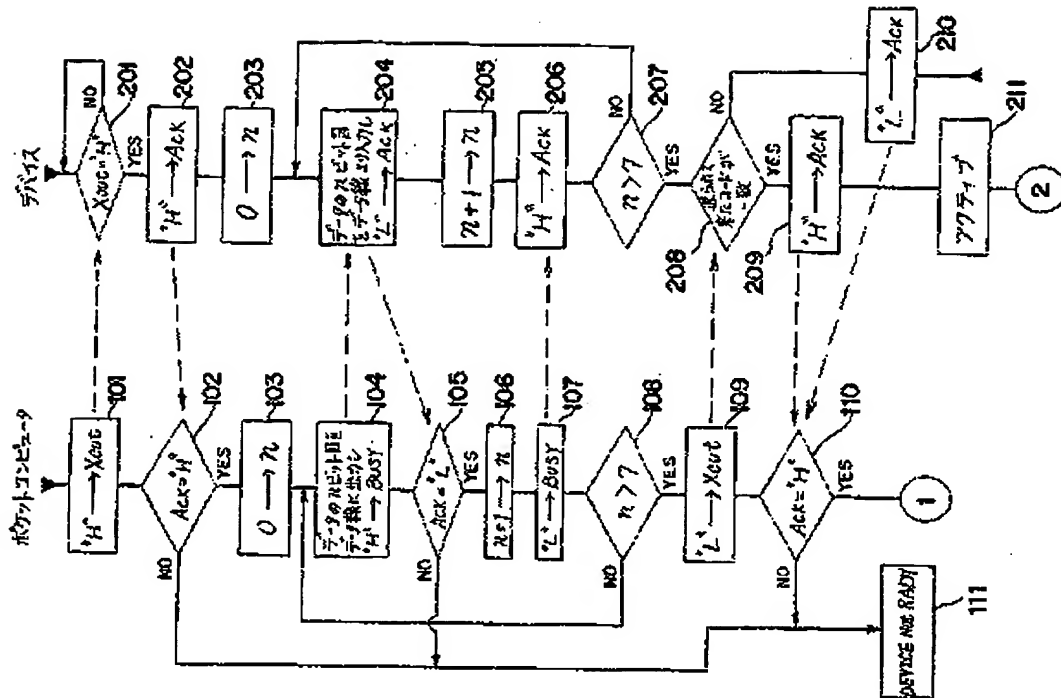


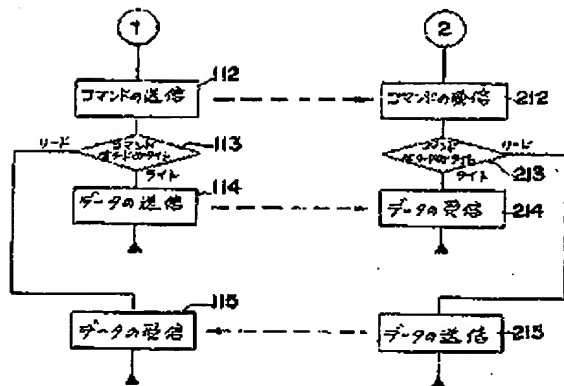
図 2



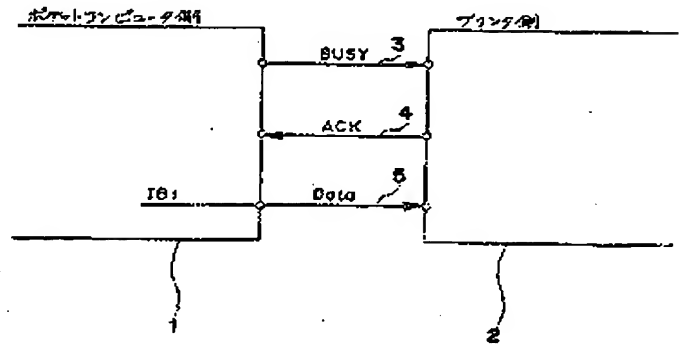
第3図



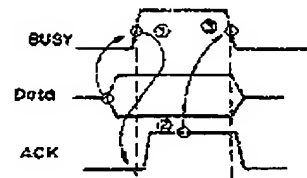
第4図



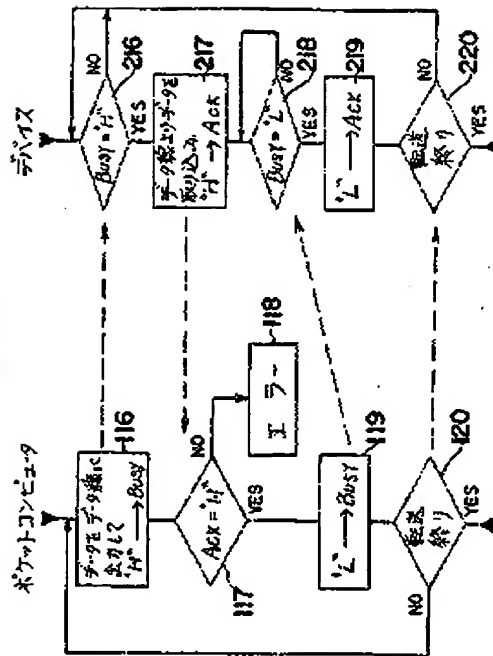
第11図



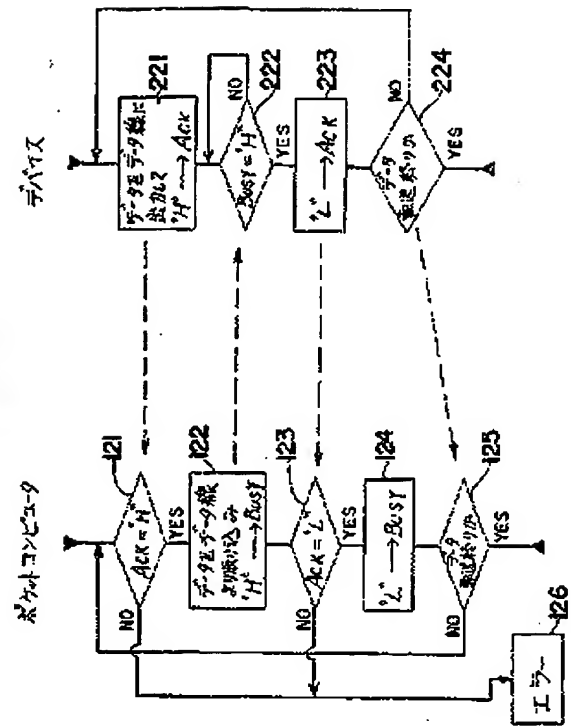
第12図



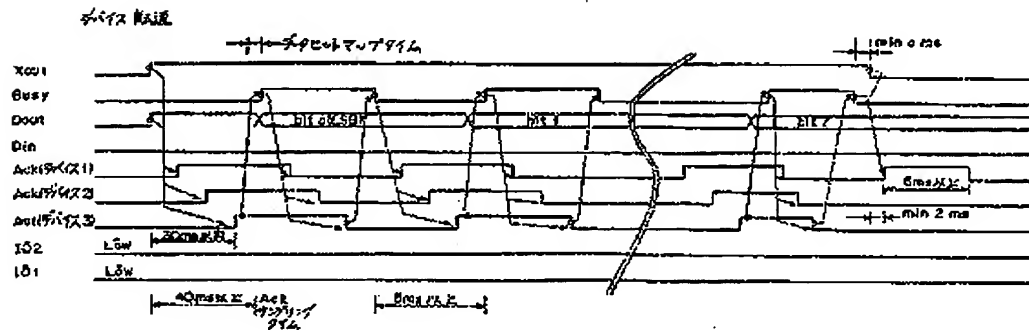
第5図



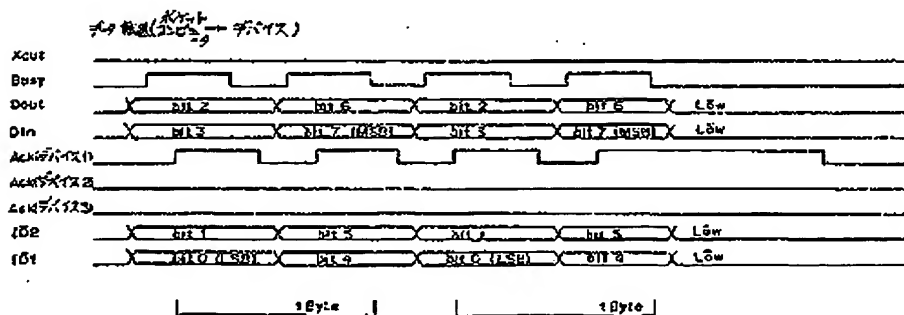
第6図



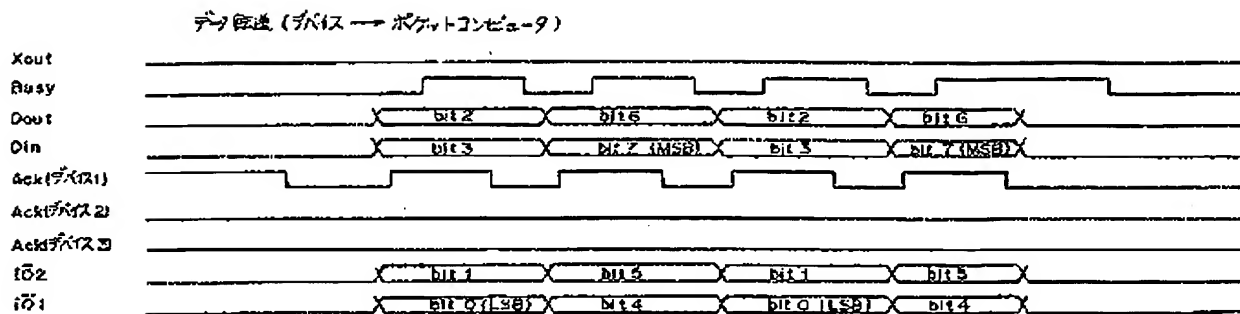
第7図



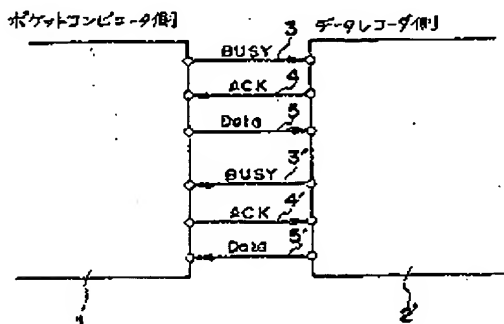
第8図



第 9 図



第 13 図



第 10 図

